

HPC 向け変動精度計算基盤および複数 GPU 間ストリーム処理機構の開発

Development of Computing Platform based on Transprecision and Inter-GPU Streaming Mechanism for HPC

埜 敏博
東京大学

1. 研究目的

FPGA は、AI を始めとした特定用途のアクセラレータとして活用され始めている。OpenCL などの高位合成が可能な開発環境の普及に伴い、限られた電力制約の下 HPC アプリケーションに対してカスタマイズ可能なアクセラレータとして FPGA への期待が高まっている。そこで我々は、1. 変動精度による HPC アプリケーションの精度評価および性能・電力評価、2. 複数ノード GPU 間のデータ転送に伴うストリーム処理機構の実現、3. SYCL および DPC++による上記の演算の統合環境の実現を目指して研究を行っている。

本研究では、宇宙物理のアプリケーション、数値計算などを対象に、FPGA へのオフローディングの実現と変動精度の適用を目指している。さらに、筑波大と理研 R-CCS で開発されている、OpenCL で記述可能な FPGA 間通信フレームワーク CIRCUS (Communication Integrated Reconfigurable CompUting System)の導入に加えて、ホスト上の GPU との連携についても検討する。特に、Pegasus に搭載されている NVIDIA H100 の基礎的な性能評価によって、最新環境において FPGA との役割分担を検討する。

2. 研究成果の内容

高性能計算における計算時間の短縮や消費エネルギー削減に向けてアプリケーション中の各フェーズで必要とする精度に合わせて計算を行う、変動精度演算が注目を集めている。しかし、現在の CPU や GPU では、あらかじめ用意された精度の演算器を使う必要があり、任意精度を実現するためにはエミュレーションを行わなければならない。従って、アプリケーション全体で変動精度演算の効果を検証するのは困難であった。特に、階層型行列演算について、これまで CPU や GPU に向けた最適化が試みられてきたが、処理が比較的複雑であり長いパイプラインを必要とすることから、FPGA にも適していると考えられる。本年度は、これまでも OpenCL を用いた実装を試みた経験を踏まえて、行列ベクトル積に対して SYCL の適用および最適化を行った。パイプライン処理を注意深く実装したことにより、Xeon の CPU コアと遜色ない性能を実現することができた [4]。

また一方で、CUDA で実装した N 体コードの H100 PCIe 上での性能評価を Pegasus を利用して行ない、供給電力不足に起因する動作周波数低下が起こることを確認した [2,3]。加えて、SYCL を用いた N 体コードの実装と H100 上での性能評価を行い、SYCL の優れた移植性を確認した。特に、SYCL 実装の N 体コードの性能は CUDA で最適化した実装よりも高くなることが分かり、単なる性能可搬性に留まらないことが分かった。さらに、GPU による直接ファイル IO を可能にする GPUDirect Storage を用いて HDF5 アプリにおけるファイル IO の最適化を試みた [1,5-7]。

3. 学際共同利用プログラムが果たした役割と意義

本プロジェクトでは、GPU と FPGA との協調計算を目指しており、GPU と FPGA の複合クラスタとしては筑波大 CCS の Cygnus 以外に存在しない。また、筑波大、理研 R-CCS と協力して研究を進める上での共通プラットフォームとしても Cygnus が最適な環境である。従って、本研究の遂行には学際共同利用が必要不可欠である。

4. 今後の展望

これまで FPGA 上で実証してきた OpenCL, C++ を用いた変動精度のためのオフロード演算環境について、引き続き、行列演算のカーネルへの適用について、特にクリロフ部分空間法、階層型行列演算に向けて継続していく予定である。また、ライブラリとして環境の整備を行っていく予定である。一方で、SYCL によるアプリケーションコードの FPGA 移植・GPU との協調、加えて GPU による直接ファイル IO を FPGA により支援する機能についても検討予定である。

5. 成果発表

(1) 学術論文

(2) 学会発表

- [1] 富永 瑞己, 埴 敏博, 三木 洋平, 「GPU クラスタにおけるファイル IO 性能評価」, 情報処理学会 HPC 研究会 (SWoPP2023 函館), 2023 年 8 月
- [2] 三木 洋平, 埴 敏博, 「NVIDIA H100 PCIe および AMD MI210 における N 体計算コードの性能評価」, 情報処理学会 HPC 研究会, 2023 年 8 月
- [3] 三木 洋平, 「 N 体シミュレーションコードの GPU 実装 --これまでとこれから--」, シミュレーション天文学のこれまでとこれから -ハードウェア・アプリケーション・サイエンス-, 2023 年 9 月
- [4] Yu Yijie, Toshihiro Hanawa, “Hierarchical Matrix Calculation for FPGA using SYCL,” 情報処理学会 HPC 研究会, 2023 年 12 月
- [5] 埴 敏博, 三木 洋平, 「GPU 移行における可搬性向上に向けて」, PCCC AI/HPC OSS 活用ワークショップ, 2024 年 2 月

[6] Mizuki Tominaga, Toshihiro Hanawa, Yohei Miki, “Toward Optimizing File IO on GPU Clusters,” GPU Technical Conference 2024, Mar. 2024.

[7] 富永 瑞己, 埜 敏博, 三木 洋平, 「GPU 直接 IO を用いたファイル IO の高速化」, xSIG 2024, 2024 年 8 月(採択決定)

(3) その他

使用計算機	使用計算機に ○	配分リソース※		
		当初配分	移行*	追加配分
Cygnus	○	8000	-4000	
Pegasus	○	0	+2000	
Wisteria/BDEC-01				
※配分リソースについてはノード時間積をご記入ください。 *バジェット移行を行った場合、「+2000」「-1000」のように記入				