

## HPC 向け変動精度計算基盤および複数 GPU 間ストリーム処理機構の開発

### Development of Computing Platform based on Transprecision and Inter-GPU Streaming Mechanism for HPC

埴 敏博  
東京大学

#### 1. 研究目的

FPGA は、AI を始めとした特定用途のアクセラレータとして活用され始めている。OpenCL などの高位合成が可能な開発環境の普及に伴い、限られた電力制約の下 HPC アプリケーションに対してカスタマイズ可能なアクセラレータとして FPGA への期待が高まっている。そこで我々は、1. 変動精度による HPC アプリケーションの精度評価および性能・電力評価、2. 複数ノード GPU 間のデータ転送に伴うストリーム処理機構の実現、を目指して研究を行っている。

本研究では、宇宙物理のアプリケーション、数値計算などを対象に、FPGA へのオフローディングの実現と変動精度の適用を目指している。さらに、筑波大と理研 R-CCS で開発されている、OpenCL で記述可能な FPGA 間通信フレームワーク CIRCUS (Communication Integrated Reconfigurable CompUting System)の導入に加えて、ホスト上の GPU との連携についても検討する。

#### 2. 研究成果の内容

高性能計算における計算時間の短縮や消費エネルギー削減に向けてアプリケーション中の各フェーズで必要とする精度に合わせて計算を行う、変動精度演算が注目を集めている。しかし、現在の CPU や GPU では、あらかじめ用意された精度の演算器を使う必要があり、任意精度を実現するためにはエミュレーションを行わなければならない。従って、アプリケーション全体で変動精度演算の効果を検証するのは困難であった。昨年度までに、様々な精度の演算器について、Verilog HDL によるハードウェア記述の実装と C++による実装をそれぞれ FPGA のライブラリとして用意し、OpenCL 演算カーネルに組み込むことによって、GEMM、3 次元ステンシル計算に適用して動作と演算精度の確認を行った。

本年度はさらに、その演算器を他の数値計算アルゴリズムに組み込むことを検討した。クリロフ部分空間法の最内ループの演算に対して低精度演算の適用を検討していく中で、疎行列のメモリアクセスについて効率的な実現が課題となり、実現方法を調査している。一方で、階層型行列演算について、これまで CPU や GPU に向けた最適化が試みられてきたが、処理が比較的複雑であり長いパイプラインを必要とすること

から、FPGA にも適していると考えられる。これまでも OpenCL を用いた実装を試みた経験があり、oneAPI への適用および最適化の検討を行っている。

### 3. 学際共同利用プログラムが果たした役割と意義

本プロジェクトでは、GPU と FPGA との協調計算を目指しており、GPU と FPGA の複合クラスタとしては筑波大 CCS の Cygnus 以外に存在しない。また、筑波大、理研 R-CCS と協力して研究を進める上での共通プラットフォームとしても Cygnus が最適な環境である。従って、本研究の遂行には学際共同利用が必要不可欠である。

### 4. 今後の展望

これまで FPGA 上で実証してきた OpenCL, C++を用いた変動精度のためのオフロード演算環境について、引き続き、行列演算のカーネルへの適用について、特にクリロフ部分空間法、階層型行列演算に向けて継続していく予定である。また、ライブラリとして環境の整備を行っていく予定である。

### 5. 成果発表

- (1) 学術論文
- (2) 学会発表
- (3) その他

使用計算機	使用計算機に ○	配分リソース※	
		当初配分	追加配分
Cygnus	○	2800	
Wisteria/BDEC-01			
※配分リソースについてはノード時間積をご記入ください。			